

⑤ 日本国特許庁 (JP)  
⑥ 公開特許公報 (A)

⑦ 特許出願公開  
昭58-181310

⑧ Int. Cl.  
H 03 G 3/02

⑨ 識別記号  
7154-5J

⑩ 公開 昭和58年(1983)10月24日

⑪ 発明の数 1  
⑫ 審査請求 有

(全 3 頁)

⑬ 電圧利得増幅回路

株式会社北伊丹製作所内

⑭ 特 願 昭57-64372

⑮ 出 願 人 三菱電機株式会社

⑯ 出 願 昭57(1982)4月15日

東京都千代田区丸の内2丁目2

⑰ 発 明 者 飯口順則

番3号

伊丹市瑞原4丁目1番地三院電

⑱ 代 理 人 弁理士 葛野信一 外1名

# 明 細 書

## 1. 発明の名称

電圧利得増幅回路

## 2. 特許請求の範囲

(1) 信号入力に対して増幅動作をする第1および第2のトランジスタ、利得増幅電圧に上りて電流増分が与えられるエミッタ結合の第1の増幅回路を構成するとともにエミッタ結合が上記第1のトランジスタのコレクタに接続され上記第1のトランジスタのコレクタ電流を供給する第3および第4のトランジスタ、上記利得増幅電圧に上りて電流増分が与えられるエミッタ結合の第2の増幅回路を構成するとともにエミッタ結合が上記第2のトランジスタのコレクタに接続され上記第2のトランジスタのコレクタ電流を供給する第5および第6のトランジスタ、上記利得増幅電圧に上りて増幅動作をする上記第4および第5のトランジスタのコレクタに共通に接続された共通コレクタ接続、並びに上記第4および第5のトランジスタのコレクタに共通に接続されたコレクタ

ベースが接続されたエミッタがコレクタ接続を介して上記第6のトランジスタのコレクタに接続されて上記第6のトランジスタのコレクタ電流を構成する第7のトランジスタを含んだことを特徴とする電圧利得増幅回路。

## 3. 発明の詳細な説明

この発明は印電増幅電圧に大きくよって利得の異なる電圧利得増幅回路に関するものである。

第1図は従来の電圧利得増幅回路の一例を示す回路図である。(1)、(2)は増幅回路をなすエミッタ結合のトランジスタ、(3)および(4)はそれぞれトランジスタ(1)および(2)のベースに接続された第1および第2の信号入力端子である。トランジスタ(1)、(2)のエミッタは直列接続された抵抗(5)および(6)を介して互いに接続され、抵抗(5)と抵抗(6)との接続点と地との間に電流源(7)が接続されている。(3)と(4)とは増幅回路をなすエミッタ結合で、両者のエミッタは共通トランジスタ(8)のコレクタに接続されている。(5)と(6)とは増幅回路をなすエミッタ

BEST AVAILABLE COPY



